

## CONNECTING STRUCTURE OF FLIP CHIP OR FLIP CHIP CARRIER

Patent Number: JP9223715  
Publication date: 1997-08-26  
Inventor(s): WATANABE MASAKI  
Applicant(s): PFU LTD  
Requested Patent:  JP9223715  
Application Number: JP19960027178 19960215  
Priority Number(s):  
IPC Classification: H01L21/60  
EC Classification:  
Equivalents:

### Abstract

**PROBLEM TO BE SOLVED:** To maintain uniformity of contact pressure applied to foot prints and improve electrical connection reliability, by arranging dummy patterns in neighboring layers of the foot prints in order to flatten the surfaces of the foot prints.

**SOLUTION:** Bumps 1 of a flip chip or a flip chip carrier 10 are face-down mounted on a printed wiring board 2. In this structure, at least one dummy pattern 4 is arranged on one layer out of neighboring layers of foot prints 3 in order to flatten the surfaces of the foot prints 3. For example, the dummy patterns 4 are arranged in the positions corresponding to the bumps 1 in the portions having no patterns 7 in neighboring layers just under the foot print 3 of the printed wiring board 2 which are arranged corresponding to the bumps 1 of the flip chip or the flip chip carrier 10. Thereby the sinking to the foot print 3 side which is to be caused by pressure and heat for fusing or hardening connection medium at the time of mounting, or irregularity of deformation are hardly generated.

Data supplied from the **esp@cenet** database - I2

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 09223715 A

(43) Date of publication of application: 26.08.97

(51) Int. Cl

**H01L 21/60**

(21) Application number: 08027178

(71) Applicant: PFU LTD

(22) Date of filing: 15.02.96

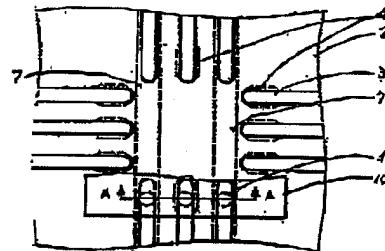
(72) Inventor: WATANABE MASAKI

(54) CONNECTING STRUCTURE OF FLIP CHIP OR  
FLIP CHIP CARRIERCOPYRIGHT: (C)1997,JPO  
(a)

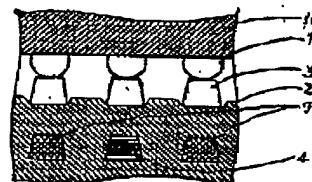
(57) Abstract:

PROBLEM TO BE SOLVED: To maintain uniformity of contact pressure applied to foot prints and improve electrical connection reliability, by arranging dummy patterns in neighboring layers of the foot prints in order to flatten the surfaces of the foot prints.

SOLUTION: Bumps 1 of a flip chip or a flip chip carrier 10 are face-down mounted on a printed wiring board 2. In this structure, at least one dummy pattern 4 is arranged on one layer out of neighboring layers of foot prints 3 in order to flatten the surfaces of the foot prints 3. For example, the dummy patterns 4 are arranged in the positions corresponding to the bumps 1 in the portions having no patterns 7 in neighboring layers just under the foot print 3 of the printed wiring board 2 which are arranged corresponding to the bumps 1 of the flip chip or the flip chip carrier 10. Thereby the sinking to the foot print 3 side which is to be caused by pressure and heat for fusing or hardening connection medium at the time of mounting, or irregularity of deformation are hardly generated.



(a)



(19) 日本国特許庁(JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-223715

(43) 公開日 平成9年(1997)8月26日

(51) Int. Cl. 5

H 01 L 21/60

識別記号

311

序内整理番号

F I

H 01 L 21/60

技術表示箇所

311 S

審査請求 未請求 請求項の数 5

OL

(全 5 頁)

(21) 出願番号 特願平8-27178

(71) 出願人 000136136

(22) 出願日 平成8年(1996)2月15日

株式会社ピーエフュー

石川県河北郡宇ノ気町宇野気又98番地の2

(72) 発明者 渡辺 正樹

石川県河北郡宇ノ気町宇野気又98番地の

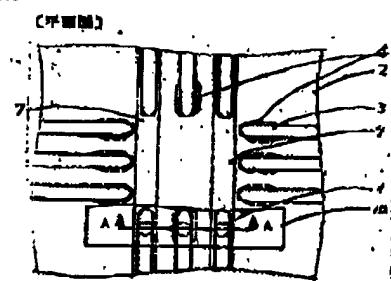
2 株式会社ピーエフュー内

(54) 【発明の名称】 フリップチップまたはフリップチップキャリアの接続構造

## (57) 【要約】

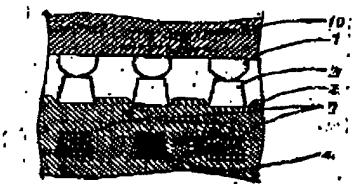
【課題】 本発明は、半導体素子の多端子部品をプリント配線板に接続してなる半導体装置に係わり、特にフリップチップまたはフリップチップキャリアの接続構造の改善に関する。

【解決手段】 本発明は、フットプリントに係る接触圧力を均一化するために、少なくともダミーパターンを前記フットプリントの脚接層の一つに配置することで、プリント配線板の基材厚みを均等化し、遮気的接続信頼性を向上する。

第1実施例のフリップチップまたはフリップチップキャリアの接続構造  
(a)

(b)

## 【A-A断面図】



1 パンプ 4 ダミーパターン  
2 プリント配線板 5 バーン  
3 フットプリント 6 バーン  
7 バーン 10 フリップチップまたはフリップチップキャリア

特開平9-223715

2

(2)

1-

## 【特許請求の範囲】

【請求項1】 バンプをプリント配線板にフェイスダウンマウントするフリップチップまたはフリップチップキャリアの接続構造において、

フットプリント(3)の表面を平面化するために、少なくともダミーパターン(4)を前記フットプリント

(3)の隣接層の一つに配置することを特徴とするフリップチップまたはフリップチップキャリアの接続構造。

【請求項2】 前記ダミーパターン(4)は、フットプリント(3)の真下の隣接層でパターンがない箇所のバンプ(1)に対応する位置に設けられていることを特徴とする請求項1記載のフリップチップまたはフリップチップキャリアの接続構造。

【請求項3】 前記ダミーパターン(4)は、フットプリント(3)の真下の隣接層でバンプ(1)に対応する全ての位置に配置されていることを特徴とする請求項1記載のフリップチップまたはフリップチップキャリアの接続構造。

【請求項4】 前記ダミーパターン(4)は、複数のフットプリント(3)に対応する一面パターン(5)とすることを特徴とする請求項1記載のフリップチップまたはフリップチップキャリアの接続構造。

【請求項5】 前記ダミーパターン(4)は、電源またはグランドに接続される一面の層として構成した内層パターン(6)とすることを特徴とする請求項1記載のフリップチップまたはフリップチップキャリアの接続構造。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、半導体素子の多端子部品をプリント配線板に接続してなる半導体装置に係わり、特にフリップチップまたはフリップチップキャリアの接続構造の改善に関する。

## 【0002】

【従来の技術】 近年、半導体素子の進歩により小型化が進み、小型サイズである上に端子数が多い素子が多くなってきている。それに伴い、フリップチップまたはフリップチップキャリアをフェイスダウンマウントする例も多くなっている。そのマウントの実現構造として、図5の従来例の接続構造図に示すように、フリップチップまたはフリップチップキャリア20のバンプ21に対応して、プリント配線板22にフットプリント23を設け、当該バンプ21とフットプリント23との間でフェイスダウンマウントする構造が一般的に採用されている。

## 【0003】

【発明が解決しようとする課題】 このような従来のフリップチップまたはフリップチップキャリアのフェイスダウンマウント構造では、図5(b)の断面拡大図に示すようにフットプリント23の真下の隣接層にパターンがない場合、例えばガラスエポキシで成る層間基材の厚み

が厚くなる、ガラスエポキシは例えば銅からなるバーティンに比べ弾性率が低く変形しやすいため、フェイスダウンマウント時の接続媒体の溶融や硬化のための加圧加熱により、フットプリント側に沈み込みや変形が、フットプリント23の真下の隣接層にパターンが有る場合より発生しやすい。そのことによりフットプリントにかかる接触圧力の均一性を失い、接続信頼性を失う要因となるという問題点がある。この要因はフットプリントのサイズが小さくなる程に重大な問題となる。

## 【0004】

【課題を解決するための手段】 上記問題点を解決するために本発明は、フリップチップまたはフリップチップキャリアのバンプをプリント配線板にフェイスダウンマウントする構造において、フリップチップまたはフリップチップキャリアのバンプに対応して配置するフットプリント表面をマウント時の接続媒体の溶融や硬化のための加圧加熱に対応して、

①少なくともダミーパターンを前記フットプリントの隣接層の一つに配置する。

②フットプリント真下の隣接層でパターンがない箇所のバンプに対応する位置にダミーパターンを設けること。

③前記ダミーパターンを、フットプリント真下の隣接層でバンプに対応した全ての位置に配置すること。

④前記ダミーパターンを、複数のフットプリントに対応する一面パターンとすること。

⑤前記ダミーパターンを、電源またはグランドに接続される一面の層として構成した内層パターンとすることの技術手段を採用した。

## 【0005】

【発明の実施の形態】 まず、図1に示す第1実施例においては、フリップチップまたはフリップチップキャリア10のバンプ1に対応して配置するプリント配線板2のフットプリント3真下の隣接層でパターンがない箇所のバンプ1に対応する位置にダミーパターン4を設ける。この手段によりマウント時の接続媒体の溶融や硬化のための加圧加熱によるフットプリント3側への沈み込みや変形のばらつきが発生し難くなるように、層間基材厚さを均等化してフットプリント3にかかる接触圧力の均一性を保ち、接続信頼性を失う要因を排除する作用を得る。

【0006】 次に、図2に示す第2実施例においては、前記ダミーパターン4を、フットプリント3真下の隣接層でバンプ1に対応した全ての位置に配置する。この手段により第1実施例と同様に、マウント時の接続媒体の溶融や硬化のための加圧加熱によるフットプリント3側への沈み込みや変形のばらつきが発生し難くなるように、層間基材厚さを均等化してフットプリント3にかかる接触圧力の均一性を保ち、接続信頼性を失う要因を排除する作用を得る。

【0007】 また、図3に示す第3実施例においては、

(3)

特開平9-223715

3

ダミーパターン4を、複数のフットプリント3に対応する一面パタン5とする。この手段によりフットプリント3側への沈み込みや変形のばらつきが確実に発生し難くなるように、層間基材厚さと基材の応力を均等化してフットプリント3にかかる接触圧力の均一性を保ち、接続信頼性を失う要因を排除する作用を得る。

【0008】さらに、図4に示す第4実施例においては、前述のダミーパターン4を、電源またはグランドに接続される一面の層として構成した内層パタン6とする。この手段により第3実施例と同様に、フットプリント3側への沈み込みや変形のばらつきが確実に発生し難くなるように、層間基材厚さと基材の応力を均等化してフットプリント3にかかる接触圧力の均一性を保ち、接続信頼性を失う要因を排除する作用を得る。

【0009】

【実施例】以下、図1ないし図4の本発明に関する多層プリント配線板採用時の実施例の図面に基づいて説明する。図1は、第1実施例の接続構造の平面図(a)と断面図(b)である。同図において、フリップチップまたはフリップチップキャリア10のバンプ1に対応して配置するプリント配線板2のフットプリント3真下の隣接層にパタン7のない箇所でフリップチップまたはフリップチップキャリア10のバンプ1に対応する位置に、表面層のフットプリント3と同じ大きさのダミーパターン4を設けた。このようにフットプリント3の真下の弾性率が低い基材の厚みを均等化したことで、フットプリント3側に沈み込みや変形のばらつきが発生し難くできる。

【0010】図2は、第2実施例の接続構造の平面図(a)と断面図(b)である。同図において、ダミーパターン4を、フットプリント3真下の隣接層でバンプ1に対応した全ての位置に表面層のフットプリント3と同じ大きさで配置する。なお当該ダミーパターン4を隣接層のパタンの一部として利用したダミー兼用パタン8も形成できる。またこの接続構造により、パタンのない箇所のダミーパターン4の設定もれの防止もできる。このようにフットプリント3の真下の弾性率が低い基材の厚みを均等化したことで、フットプリント3側に沈み込みや変形のばらつきが発生し難くできる。なおダミーパターン4は、第1、第2実施例とともに隣接層全てにまたは複数層に配置してもよい。

【0011】図3は、第3実施例の接続構造の平面図(a)と断面図(b)である。同図において、ダミーパターン4を、シールド効果を得ることが可能なように、複数のフットプリント3に対応する広い一面パタン5とする。この接続構造により、フットプリント3の真下の弾性率が低い基材の厚みを均等化したことで、フットプリント3側に沈み込みや変形のばらつきが確実に発生し難くできる。

【0012】図4は、第4実施例の接続構造の平面図

4

(a)と断面図(b)である。同図において、ダミーパターン4を、シールドおよび放熱効果を得ることが可能なように、電源もしくはグランドに接続される一面の層として構成した内層パタン6とする。この接続構造により、ダミーパターン4がプリント配線板全面に配置でき、フットプリント3の真下の弾性率が低い基材の厚みを均等化したことで、フットプリント3側に沈み込みや変形のばらつきが確実に発生し難くできる。

【0013】

【発明の効果】以上説明した本発明の効果について、請求項に説明する。請求項1記載の構成を備えた接続構造では、少なくともダミーパターンをフリップチップまたはフリップチップキャリアのバンプに対応して配置するプリント配線板のフットプリント真下の隣接層の一つに配置する。これにより、フットプリントにかかる接触圧力の均一性を保ち、電気的接続信頼性が向上する。

【0014】請求項2記載の構成を備えた接続構造では、フリップチップまたはフリップチップキャリアのバンプに対応して配置するプリント配線板のフットプリント

20 真下の隣接層にパタンがない場合、隣接層のバンプに対応する位置にダミーパターンを設け層間基材厚さを均等化するので、プリント配線板の表面を平面化し、フットプリントにかかる接触圧力の均一性を保ち、電気的接続信頼性が向上する。

【0015】請求項3記載の構成を備えた接続構造では、ダミーパターンを、フットプリント真下の隣接層のバンプに対応した全ての位置に配置しておき、当該ダミーパターンを隣接層のパタンの一部として利用したダミー兼用パタンも形成できるので、パタンのない箇所のダミーパターンの設定もれの防止もでき、層間基材厚さを均等化してフットプリントにかかる接触圧力の均一性を保ち、電気的接続信頼性が向上する。

【0016】請求項4記載の構成を備えた接続構造では、ダミーパターンを、シールド効果を得ることが可能な複数のフットプリントに対応する一面パタンとするので、請求項2の効果に加え、電源もしくはグランドに接続してシールドおよび放熱効果も得られる。

【0017】請求項5記載の構成を備えた接続構造では、シールドおよび放熱効果を得ることが可能な一面の層として構成した内層パタンとするので、請求項2の効果に加え、電源もしくはグランドに接続してシールドおよび放熱効果も得られる。

【図面の簡単な説明】

【図1】第1実施例のフリップチップまたはフリップチップキャリアの接続構造図。

【図2】第2実施例のフリップチップまたはフリップチップキャリアの接続構造図。

【図3】第3実施例のフリップチップまたはフリップチップキャリアの接続構造図。

【図4】第4実施例のフリップチップまたはフリップチ

(4)

特開平9-223715

5

## シップキャリアの接続構造図。

【図5】従来例のフリップチップまたはフリップチップキャリアの接続構造図。

## 【符号の説明】

- 1 パンプ
- 2 プリント配線板
- 3 フットプリント

4 ダミーパターン

5 一面パターン

6 内層パターン

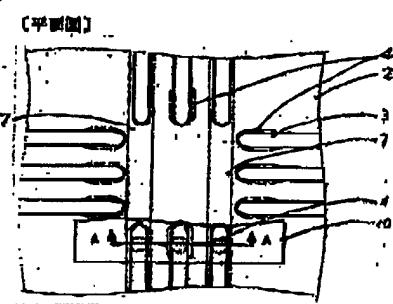
7 パターン

8 ダミー兼用パターン

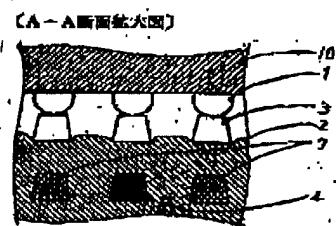
9 内層回路パターン

10 フリップチップまたはフリップチップキャリア

【図1】

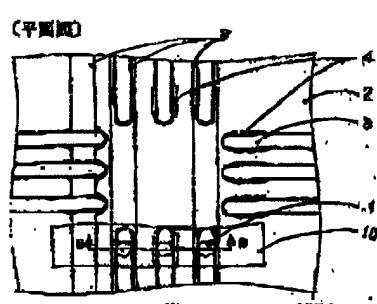
1 対象例のアリップチップまたはフリップチップキャリアの接続構造図  
(a)

(b)

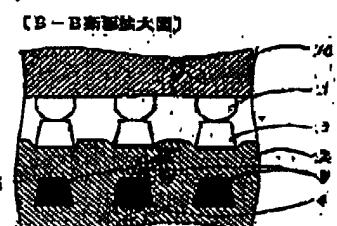


1 パンプ 4 ダミーパターン  
2 プリント配線板 5 一面パターン  
3 フットプリント 6 内層パターン  
10 フリップチップまたはフリップチップキャリア

【図2】

第2実施例のフリップチップまたはフリップチップキャリアの接続構造図  
(a)

(b)



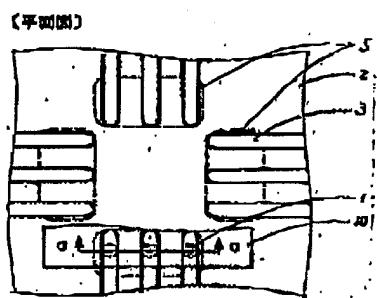
1 パンプ 4 ダミーパターン  
2 プリント配線板 5 一面パターン  
3 フットプリント 6 内層パターン  
8 ダミー兼用パターン  
9 内層回路パターン  
10 フリップチップまたはフリップチップキャリア

(5)

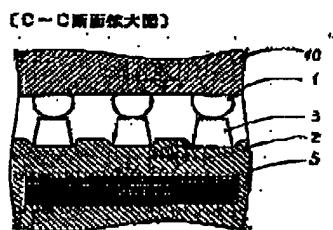
特開平9-223715

【図3】

第3実施例のフリップチップまたはフリップチップキャリアの接続構造  
(a)



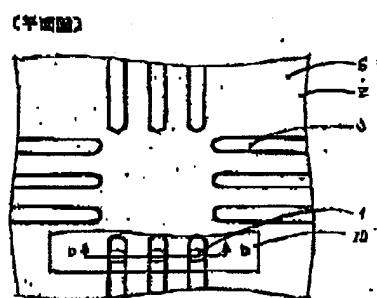
(b)



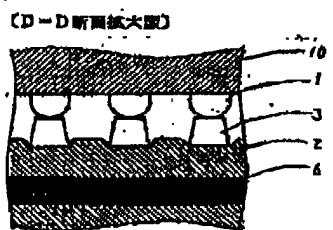
1 バンド  
2 プリント記録紙  
3 フットプリント  
5 一面パターン  
10 フリップチップまたはフリップチップキャリア

【図4】

第4実施例のフリップチップまたはフリップチップキャリアの接続構造  
(a)



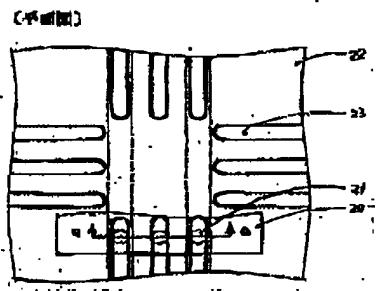
(b)



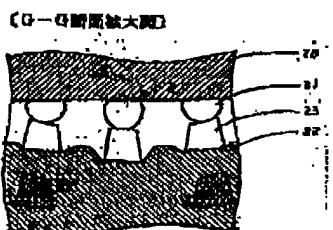
1 バンド  
2 プリント記録紙  
3 フットプリント  
6 内層パターン  
10 フリップチップまたはフリップチップキャリア

【図5】

従来例のフリップチップまたはフリップチップキャリアの接続構造  
(a)



(b)



20 フリップチップまたはフリップチップキャリア  
21 バンド  
22 プリント記録紙  
23 フットプリント

受信時刻 3月 7日 9時05分